

Sumário

Prefácio	13
Capítulo 1 – Introdução	15
1.1 Controladores digitais tradicionais	15
1.2 Princípio de funcionamento	20
1.2.1 Ciclo de trabalho da CPU	21
1.2.2 Tempos típicos de processamento	22
1.2.3 Tempos de atraso no processamento	23
1.3 Programação	24
1.3.1 Linguagem de diagrama de relés (Ladder)	24
1.4 Teste de avaliação	26
Capítulo 2 – Considerações sobre Lógica Programável Estruturada	27
2.1 Dispositivos Lógicos Programáveis (PLDs)	27
2.1.1 SPLDs	29
2.1.2 HCPLDs	31
2.2 Tecnologia FPGA	32
2.2.1 Blocos lógicos de FPGA	33
2.2.2 Granularidade	34
2.2.3 Arquitetura geral de roteamento	34
2.2.4 Técnicas de configuração	35
2.2.5 Família de FPGAs disponíveis no mercado	37
2.3 Desenvolvimento de projetos utilizando FPGA	39
2.3.1 Especificação e entrada de projetos	40
2.3.2 Síntese lógica e mapeamento da tecnologia	41
2.3.3 Posicionamento e roteamento	42
2.3.4 Verificação e teste	42
2.3.5 Programação do FPGA	42
2.4 Teste de avaliação	43
Capítulo 3 – Ambiente de software EDA (Electronic Design Automation)	45
3.1 Ambiente de software EDA (Electronic Design Automation)	45
3.2 Software Quartus II	46

3.2.1	Editor gráfico	47
3.2.2	Linguagem de descrição de hardware – VHDL	63
3.2.3	Editor de texto	69
3.3	Teste de avaliação	77
Capítulo 4	– Desenvolvimento de controladores com FPGA	79
4.1	Nova arquitetura proposta para controladores digitais	79
4.1.1	Descrição de funcionamento da arquitetura proposta.....	80
4.2	Protótipo de hardware para o controlador	88
4.3	Desenvolvimento de uma biblioteca de macroinstruções gráficas.....	89
4.3.1	Macroinstruções gráficas do tipo relé.....	89
4.3.2	Megafunções gráficas Lpm	97
4.3.3	Macroinstrução gráfica contador crescente	98
4.3.4	Macroinstruções gráficas contador decrescente.....	100
4.3.5	Macroinstruções gráficas de temporização	104
4.4	Teste de avaliação	106
Capítulo 5	– Aplicações práticas.....	109
5.1	Sistema de controle para transportador automático de peças	109
5.1.1	Descrição do sistema.....	109
5.1.2	Fluxograma analítico	112
5.1.3	Criando o programa de aplicação.....	114
5.2	Sistema de controle para semáforo	118
5.2.1	Descrição do sistema	119
5.2.2	Fluxograma analítico	121
5.2.3	Programa de aplicação	123
5.3	Teste de avaliação	127
Apêndice A	– Biblioteca do software Quartus II	129
A.1	Biblioteca primitiva.....	129
A.1.1	Elementos lógicos	129
A.1.2	Flip-flops e Latches.....	130
A.1.3	Buffers	131
A.1.4	Terminais de E/S.....	132
A.2	Biblioteca de megafunções.....	132
A.2.1	Componentes aritméticos	132
A.2.2	Compilador de memória	132
A.2.3	Portas.....	133
A.2.4	Componentes de E/S.....	133
A.2.5	Compilador de armazenamento.....	134
A.2.6	Portas lógicas (MAXPLUS II - Família 74xx).....	135
A.2.7	Unidade lógica e aritmética	135

A.2.8 Mux/Demux.....	135
A.2.9 Somadores.....	136
A.2.10 Contadores/divisores de frequência.....	136
A.2.11 Multiplicadores.....	136
A.2.12 Latches.....	137
A.2.13 Buffers.....	137
A.2.14 Flip-flop / Registradores.....	138
A.2.15 Conversores.....	138
Apêndice B – Kit de desenvolvimento FPT1.....	139
Apêndice C – Glossário.....	143
Bibliografia.....	153
Índice remissivo.....	157